

Equipe AAA Adéquation Algorithme Architecture

Responsable : Olivier DEFORGES > olivier.deforges@insa-rennes.fr

Objectifs

- Développer une méthodologie de prototypage rapide pour architectures complexes
 - diminuer le « time to market » lorsque la cible visée comporte plusieurs composants (PC, DSP et/ou FPGA)
- Développer des applications vidéo pour le domaine de l'embarqué (téléphonie mobile, décodeurs de salons)
 - réalisation de démonstrateurs

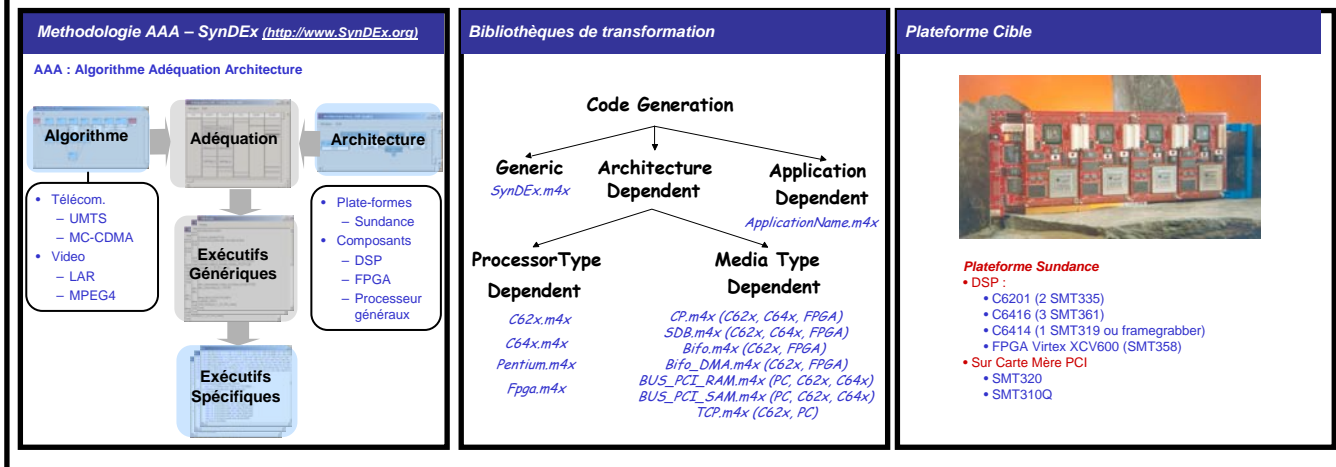
Collaborations et Projets

- Mitsubishi ITE
- INRIA Rocquencourt
- Thomson R&D
- Projet Palmyre (Contrat Plan Etat Region – CPER)
- Membres du groupe Mpeg (FNB)

Intervenants

- permanents : O. Déforges, J-F. Nezan
- collaboration IETR CPR (F. Nouvel)
- 3 thèses dont 2 CIFRE (Thomson R&D – Mitsubishi ITE)

Méthodologie de prototypage sur architecture parallèles et mixtes



Démonstrateur Mpeg4



- Décodeur Mpeg4 embarqué sur plateforme Sundance
 - tour transparente
- Visualisation PAL
 - module SMT319



- TIM1 : Décodeur Mpeg4
 - 320*256 pixels
- TIM2 : Interpolation
 - 640*512 pixels
- TIM3 : Framegrabber
 - Affichage PAL/SECAM

Caractéristiques :

- Compatible Mpeg4 (ISO/IEC 14496), Xvid, Divx
- Simple profile : Images CIF (352*288) sur DSP
 - Temps de décodage 10ms
- Mpeg4 Simple Définition sur PC (image PAL)
- Décodeur GPL (« MPEG4DSP »)

Mobim@ge

- Transmission de flux video sur chaine de communication numérique

